

Spécialité Électronique : VHDL (Very High Description Language) - FPGA (Field Programmable Gate Arrays)

examen partiel final (épreuve écrite d'1h30) pour 50% de la moyenne de l'EC

Infos pratiques

- > ECTS : 3.0
- > Nombre d'heures : 36.0
- > Niveau d'étude : BAC +3
- > Période de l'année : Enseignement sixième semestre
- > Méthodes d'enseignement : En présence
- > Forme d'enseignement : Cours magistral et Travaux dirigés et Travaux pratiques
- > Ouvert aux étudiants en échange : Oui
- > Composante : Systèmes Industriels et techniques de Communication
- > Code ELP : 4Z6SVHDL

Bibliographie

- J. Weber, "Le langage VHDL - Cours et exercices", 2^{ème} éd. Dunod, 2001
- <http://jacques.weber.pagesperso-orange.fr/>

Contact(s)

- > **Shah nawaz Burokur**
Responsable pédagogique
sburokur@parisnanterre.fr

Présentation

- Architecture de composants à réseaux logiques programmables (PAL, PLD, CPLD)
- Architecture de circuits intégrés pour applications spécifiques (ASICs) : les différentes familles
- Les FPGAs et leur programmation (introduction au langage VHDL)
- Réalisation d'un modulateur QAM entièrement numérique

Compétences visées

- Notions sur les composants programmables : différences majeures entre CPLD et FPGA
- Savoir programmer en langage VHDL

Examens

Contrôle continu: évaluation(s) écrite(s) et éventuelle évaluation des TPs pour 50% de la moyenne de l'EC et